جامعة الموصل

كلية علوم الحاسوب والرياضيات

# تنفيذ (LMS) المكيفة باستخدام أداة توليد النظام

عمر محمد خضر

رسالة دبلوم عالي

علوم الحاسوب

بإشراف

د. ماهر محمد فوزي آل غرير

مدرس

١٤٣٥ هـ

٢٠١٤ م

# الخلاصة

ظهر مؤخراً اهتمام كبير بتطبيق الاجهزة الرقمية لأنظمة معالجة الاشارة الرقمية المعتمدة على البوابات المنطقية القابلة للبرمجة حقلياً Field Programmable Gate (FPGA) Array. وتتم هذه العملية عادة باستخدام لغات الوصف المادي Hardware (HDL) Description Languages. ولغرض التمثيل الناجح للأجهزة الرقمية تعد المعرفة المعمقة جوهراً أساساً في هذا المجال, ولكن لا تعد هذه المعرفة ضرورية في تصميم الانظمة المطمورة في مجال معالجة الاشارة الرقمية Digital Signal Processing (DSP), لهذا أصبح التوجه حالياً نحو استخدام أدوات تطوير جديدة لغرض محاكاة واثبات والتنفيذ السريع للتطبيق المطلوب. ستسهل هذه الأدوات الجديدة بوضوح وتختصر الوقت المطلوب للإثبات والتنفيذ مع القليل أو بدون المعرفة بالتصميم المادي. لهذه الأسباب تهدف هذه الرسالة لاستخدام وعرض أحدى أحدث الأدوات لتصميم أنظمة معالجة الإشارة الرقمية, وتعرف هذه الأداة بأداة توليد النظام. إذ تم في هذه الرسالة عرض طريقة تصميم المرشح المكيف الرقمي Finite Impulse (FIR) Response باستخدام أداة توليد النظام, ولغرض تقليل المتطلبات المادية المستخدمة في تمثيل معمارية المرشح المكيف تم استخدام خوارزمية أقل معدل تربيع Least Mean (LMS) Square, ولأجل التحقق من فعالية المرشح المكيف المصمم تم تنفيذ نظام إزالة الضوضاء المكيف Adaptive Noise Cancellation (ANC).

إن المحاكاة والنتائج التجريبية التي تم الحصول عليها بالاعتماد على جهاز (Spartan-3E xc3s500e-4fg320) والجهاز (Spartan6 xc6slx45-2csg324) المقدم من قبل شركة Xilinx باستخدام بيئة الماتلاب أثبت بوضوح نجاح التمثيل المادي لنظام (ANC). كما تم

UNIVERSITY OF MOSUL

COLLEGE OF COMPUTER SCIENCES

AND MATHEMATICS

# *Implementation of Adaptive LMS Using System Generator Tool*

**Omar Mohammed Khedor**

**Higher Diploma**

**Computer Science**

**Supervised by**

**Dr. Maher Mohammed Fawzi Algreer**

**Lecturer**

---

**2014 A.D.** **1435 A.H.**

## Abstract

Recently, there is a great interest in digital hardware implementation of the Digital Signal Processing (DSP) systems based on Field Programmable Gate Array (FPGA). This process is usually accomplished by using the hardware description language (HDL). Basically, a deep knowledge in digital hardware design is required, for successful hardware implementation. However, this is unnecessary in embedded design of DSP systems. Therefore, the trend now is to utilize a new development tools to simulate, validate and rapidly implement to the target of application. These modern tools will clearly simplify and shorten the time of validation and implementation with little or without committing to hardware design. For these reasons, this work aims to utilize and demonstrate one of the modern tools for digital hardware design of DSP systems, this tool is known as system generator tool. The procedure of the hardware design of the adaptive FIR filter based on system generator tool has been clearly presented in this thesis. For lower hardware computations, Least Mean Square (LMS) algorithm is employed in the adaptive filter architecture. Adaptive Noise Cancelation (ANC) structure is used to verify the effectiveness of the designed adaptive filter.

Simulation and experiential results based on (Spartan-3E xc3s500e-4fg320) and (Spartan6 xc6slx45-2csg324) from Xilinx using MATLAB environment, clearly confirm the successful hardware implementation of the ANC. Finally, the influence of the step-size on the convergence rate of the LMS algorithm and the effect of the fixed-points representation of the filter tap-weights on the system response are also studied in this thesis.