University of Mosul

College of Sciences

A Study and Design of Front-End Optical Preamplifier Circuits and Low Power Consumption

Ruwaida Ahmed Othman Alberwari

M.Sc. Thesis

Physics Sciences

Supervised by

Assist. Prof. Dr. Muhammed S. Hameed Alsheikhjader

1444 A.H **2022 A.D**

Abstract

In this research a new design of the transimpedance amplifier (TIA) with the current mirror was employed by the technique (65 nm). The TIA consists of a common gate Transimpedance amplifier (CG TIA) and a common source amplifier as an input stage with a local active feedback with a second stage of a current mirror and a local active feedback to increase gain. In order to verify the performance of the proposed TIA, a circuit simulation was carried out in the LT spice program using model parameters with the technique (65 nm CMOS).

The simulation results indicate that the transimpedance gain is (41 dBΩ) at a bandwidth frequency (f_{-3dB}) of (2.0 GHz) for an input capacitor of (100 fF) and an "input referred noise current" spectral density of (14 $pA/\sqrt{H_z}$) and a power consumption value of (0.091 mW) at an applied voltage (1V). The main focus of this research is low consumption of power compared to other research. Also, An important use of active inductor feedback is reported. It was evident that a frequency dependent impedance of an active inductor is similar to that of an ordinary spiral inductor which is a key advantage in integrated circuit design given the fact that Mosfet -based active inductor occupies less volume on board a chip. In this work, a (42 dBΩ) TIA gain at (1 GHz) is obtained with $(33\,pA/\sqrt{H_z})$ of input referred noise with (0.605 mW) of power consumption.

الملخص

في هذا البحث تم اقتراح تصميمين جديدين لمكبر الممانعة البينية (TIA) مع مرحلة مرآة التيار بتقنية (65 نانومتر). يتكون TIA من مكبر ترانزستور بوابة مشترك (CG TIA) ومكبر المصدر المشترك كمرحلة إدخال مع تغذية استرجاع فعالة محلية واخرى كمرحلة ثانية من مرآة التيار ذات تغذية استرجاع فعالة محلية لزيادة الربح. من أجل التحقق من أداء TIA المقترح ، تم إجراء محاكاة للدائرة في برنامج LTspice باستخدام معلمات النموذج ذوالتقنية (65 نانومتر CMOS).

تشير نتائج المحاكاة إلى أن ربح الممانعة البينية هو (41 ديسيبل) عند تردد عرض النطاق من (2.0 جيجا هرتز) لمكثف دخل قدره (100 fF) ومدخل ضوضاء مرجعي ذو كثافة طيفية للتيار $14\ pA/\sqrt{H_z}$ وقيمة استهلاك الطاقة (0.091 ميغاواط) بجهد مطبق (1V). التركيز الرئيسي لهذا البحث هو الاستهلاك المنخفض للطاقة والجهد مقارنة بالبحوث الأخرى.وأيضًا عند ظروف مشابهة تم استخدام مهم لتغذية الاسترجاع ذات الملف الفعال. كان من الواضح أن الممانعة المعتمدة على التردد لمحث نشط مماثلة لتلك الخاصة بمحث لولبي عادي والتي تعد ميزة رئيسية في تصميم الدوائر المتكاملة نظرًا لحقيقة أن المحث النشط القائم على Mosfet يشغل حجمًا أقل على اللوحة الرقاقية. في هذا العمل، يتم الحصول على ربح TIA 42dBΩ عند 1 جيجاهرتز مع $33\ pA/\sqrt{H_z}$ وهو مدخل ضوضاء مرجعي ذو كثافة طيفية للتيار مع 0.605 ميغاواط من استهلاك الطاقة.

جامعة الموصل

كلية العلوم

دراسة وتصميم دوائر المكبر الاولي البصري ذات الواجهة النهائية وقدرة الاستهلاك المنخفضة

رويدة احمد عثمان البرواري

رسالة ماجستير

علوم الفيزياء

بأشراف

الأستاذ المساعد الدكتور محمد صبحي حميد الشيخ جادر

١٤٤٤هـ **٢٠٢٢م**