

University of Mosul
College of Engineering
Computer Engineering Department



Lattice Wave Digital Filter Implementations of Wavelet Transform

A Thesis Submitted

By

Sama Nazar Mohammed Al-Faydi

To

The Council of College of Engineering

University of Mosul

As a Partial Fulfillment of the Requirements

for the Degree of Master Science

in

Computer Engineering

Supervised By

Dr. Jassim M. Abdul-Jabbar

2010 A.D

1431 A.H.

ABSTRACT

The discrete wavelet transform (*DWT*) has gained wide acceptance in denoising and compression coding of images and signals. There are various architectures for implementing the two channel wavelet filter bank. A filter bank basically consists of a low pass filter, a high pass filter, decimators or expanders and delay elements.

In this thesis, a new filter bank structure, for the implementation of the *DWT* is considered. Such structure is based on the idea of the Bireciprocal Lattice Wave Digital Filters (*BLWDFs*) to simulate the two channel wavelet filter bank for six levels. In the analysis side, the lattice structure for each level contains two parallel transmission channels. It is known as two real all-pass *IIR* filters, which exchange information via two crossed lattice filters. For the synthesis side, the similar lattice structure yields a perfect reconstruction (*PR*) property. The 5th and 7th order *BLWDF* bank structures are designed as real all-pass *IIR* filters. The appropriate scaling and wavelet functions concerning these structures are also generated in this thesis.

The design methods are first simulated using Matlab7.6 programming in order to find the suitable wordlength to represent the *BLWDF*'s coefficients that give acceptable *SNR* and *PSNR* values. When using 5th order *BLWDF*, the wordlength is found to be 4 bits that make the values of Signal to Noise Ratio (*SNR*) in the range (39-44) dB and *PSNR* in the range (45-50) dB. For 7th order *BLWDF*, the same wordlength is found applicable with (36-40) dB *SNR* values and *PSNR* in the range (43-46) dB.

Pipelining and bit-serial are two implementation techniques that are used in this thesis to formulate the designed *BLWDF* banks as wavelet transform structures through the *VHDL* language using of Xilinx *ISE 9.2* program. The resulting structures are then implemented on the Xilinx *FPGA Spartan-3E* kit.

الخلاصة

لقد أحرز التحويل المويجي المقطع تقدما واسعا في مجال إزالة الضوضاء ونظام الكبس للصور والإشارات. هناك العديد من المعماريات من اجل تنفيذ قناتي أجراف المرشحات المستخدمة في ذلك التحويل. تتكون أجراف المرشحات تلك بصورة اساسية من مرشح الإمرار الواطئ، مرشح الإمرار العالي , معالجات تنقيص أو أستكمال وعنصر للتأخير.

لقد تم في هذه الأطروحة دراسة هيكل جديد لاجراف المرشحات من اجل تنفيذ الهيكل المويجي المقطع. هذا الهيكل مبني على أساس فكرة مرشحات رقمية موجية من النوع المتشابك ثنائي التبادل ليحاكي قناتي حزمة الترشيح المويجي لسنة مراحل. في مرحلة التحليل, يتألف الهيكل الشبكي لكل مرحلة من قناتي نقل متوازية تعرف بمرشحات إمرار كلية من نوع استجابة الدفقة اللامنتهية حيث يتم تبادل المعلومات من خلال مرشحات شبكية ذات تقاطع ثنائي. في مرحلة الاسترجاع يتم استخدام نفس الهيكل الشبكي لتحقيق خاصية الاسترجاع التام. وقد تم اقتراح هيكلية جرف مرشح رقمي موجي من النوع المتشابك ثنائي التبادل كمرشح إمرار كلي من نوع استجابة الدفقة اللامنتهية ذو المرتبة الخامسة والسابعة. كذلك تم توليد دالة المعيار ودالة الموجة المناسبة لهذه الهيكليات.

لقد تم محاكاة هذه التصاميم باستخدام برنامج (Matlab7.6) من اجل ايجاد عرض كلمة مناسب لتمثيل معاملات المرشح الرقمي الموجي من النوع المتشابك ثنائي التبادل والتي تعطي قيم مقبولة لنسبة الاشارة الى الضوضاء وقمة نسبة الاشارة الى الضوضاء. عند استخدام المرشح الرقمي الموجي من النوع المتشابك ثنائي التبادل ذو المرتبة الخامسة وجد ان عرض الكلمة هو bit 4 التي تجعل قيمة نسبة الاشارة الى الضوضاء بين dB (39-44) وقمة نسبة الاشارة الى الضوضاء بين dB (45-50) و نفس عرض الكلمة لمرشح الرقمي الموجي من النوع المتشابك ثنائي التبادل ذو المرتبة السابعة ولكن نسبة الاشارة الى الضوضاء بين dB (36-40) وقمة نسبة الاشارة الى الضوضاء بين dB (43-46).

وقد تم في هذه الاطروحة تنفيذ تقنيتين في تصميم جرف المرشح الرقمي الموجي من النوع المتشابك ثنائي التبادل كهيكلية للتحويل المويجي هما تقنية خط الانابيب وتقنية البنات المتسلسلة وتم التصميم بواسطة لغة الـ (VHDL) خلال برنامج الـ (ISE 9.2) وبعدها تم تنفيذ التصميم على رقاقة FPGA Spartan-3E.



جامعة الموصل
كلية الهندسة
قسم هندسة الحاسبات

بناء التحويل المويجي باستخدام المرشحات الرقمية الموجية المتشابكة

رسالة تقدمت بها
سما نزار محمد الفيضي

إلى
مجلس كلية الهندسة في جامعة الموصل
وهي جزء من متطلبات نيل شهادة ماجستير علوم في هندسة الحاسبات

بإشراف
الأستاذ المساعد
د. جاسم محمد عبد الجبار