جامعة الموصل

كلية الهندسة

قسم هندسة الحاسوب

تصميم معمارية تصحيح الخطأ المسبق باستخدام أداة التركيب عالية المستوى (Vivado HLS)

رسالة تقدم بها

عامر طلال علي

إلى

مجلس كلية الهندسة في جامعة الموصل

وهي جزء من متطلبات نيل شهادة ماجستير

علوم في هندسة الحاسوب

بإشراف

الدكتور ظافر عبد الفتاح عبد القادر

1442 هـ **2020 م**

المستخلص

إنَّ من أهم متطلبات أنظمة الاتصال هي وصول المعلومة على نحو صحيح إلى المستلم (الوثوقية). يُعد تصحيح الخطأ المسبق (FEC) واحداً من أفضل الأساليب المتبعة في زيادة الوثوقية. كما يُعد ترميز التوربو من الأنواع المهمة في تصحيح الخطأ المسبق وأكثرها استخداماً في تقنيات الاتصال. إنَّ خوارزمية (Log-MAP) وكذلك خوارزمية (Max-Log-MAP) من الخوارزميات المستخدمة في المفكك التلافيفي المرن، والتي تدخل في تصميم مفكك التوربو.

في الآونة الاخيرة توجت الأنظار نحو استخدام أدوات التركيب عالية المستوى (HLS) لتركيب التصاميم المعمارية. إنَّ برنامج (Vivado HLS) واحد من هذه الأدوات التي تقوم بتحويل الخوارزميات المكتوبة باستخدام لغة عالية المستوى مثل (C) و(C++) إلى لغة نقل السجل (RTL) الخالي من الأخطاء مباشرةً ومن دون تدخل المصممين. اضافةً إلى التحسينات التي توفرها الأداة كخطوط الأنابيب والموازاة وتقسيم المصفوفات، وغيرها من التحسينات التي تساعد في عملية الحصول على تصميم مثالي.

تم في هذا العمل، اقتراح تصميمين لمفكك التوربو، إذ تم في التصميم الأول وضع خوارزمية (Log-MAP) في المفكك التلافيفي الأول وخوارزمية (Max-Log-MAP) في المفكك التلافيفي الثاني، أما في التصميم الثاني فقد تم وضع خوارزمية (Max-Log-MAP) في المفكك التلافيفي الأول وخوارزمية (Log-MAP) في المفكك التلافيفي الثاني واللذين يختلفان عن التصاميم السابقة التي تستخدم خوارزمية (Log-MAP) في كلا المفككين التلافيفيين أو خوارزمية (Max-Log-MAP) في كلا المفككين التلافيفيين. تم بناء هذه التصاميم باستخدام (HLS)، بعدها تم عمل تحليل لأداء هذه التصاميم من ناحية ال (BER) وزمن التأخير وكمية المصادر المحجوزة، وعمل مقارنات بين النتائج المستخلصة، حيث تم تحليل هذه لحالات مختلفة لحجم مبدل (5476،784،324،16 بت) ولعدد تكرارات (6،3،2،1 تكرار) ولطاقة إرسال تتغير من 0 إلى 3 db.

أظهرت النتائج العملية بأن أداء تصميم المقترح الثاني أفضل من أداء تصميم المقترح الأول، كما أظهر تصميم المقترح الأول أداء أفضل من معدل تصميمي مفكك التوربو اللذين

يستخدمان خوارزمية (Log-MAP) في كلا المفككين التلافيفيين وخوارزمية (Max-Log-MAP) في كلا المفككين التلافيفيين، عندما تكون أحجام المبدلات تساوي (324،784،5476 بت) ولجميع عدد التكرارات عدا عدد التكرارات (1). وكما أظهر تصميم المقترح الثاني أداء أفضل من معدل تصميمي مفكك التوربو اللذين يستخدمان خوارزمية (Log-MAP) في كلا المفككين التلافيفيين وخوارزمية (Max-Log-MAP) في كلا المفككين التلافيفيين، عندما تكون أحجام المبدلات تساوي (324،784،5476 بت) ولجميع عدد التكرارات. كما أظهرت النتائج بأنه كلما قلت طاقة الارسال (E_b/N_o) زاد الكسب في قيمة (BER) بالنسبة للتصميمن المقترحين (التصميم3 والتصميم4) نسبتاً الى التصميمين 1 و2 اللذين يستخدمان خوارزمية (Log-MAP) في كلا المفككين التلافيفيين وخوارزمية (Max-Log-MAP) في كلا المفككين التلافيفيين. وعند تركيب التصاميم المقترحة تبين أن زمن التأخير وكذلك كمية المصادر المجوزة مساوياً لمعدل التأخير ومساوياً لمعدل كمية المصادر المحجوزة في تصميمي مفككي التوربو اللذين يستخدمان خوارزمية (Log-MAP) في كلا المفككين التلافيفيين وخوارزمية (Max-Log-MAP) في كلا المفككين التلافيفيين، سواء تم استخدام الموازاة أم لم يتم استخدامها.

convolutional decoders or the (Max-Log-MAP) algorithm in both convolutional decoders. After that, an analysis of the performance of these designs in terms of (BER), latency, and the amount of reserved resources were made, and comparisons were made between the results obtained. This analysis process was carried out for different states of the interleaver size (16,324,784, and 5476 bits) the number of iterations for (1,2,3, and 6) and the transmission power that changed from 0 to 3 db.

The practical results showed that the performance of the second proposal design is better than the performance of the first proposal design. The first proposal design showed better performance than the average performance of the two turbo decoders that use the (Log-MAP) algorithm in both convolutional decoders and the (Max-Log-MAP) in both convolutional decoders, when the size of interleavers were (324, 784 and 5476 bit) and for all iterations number except for the number of iterations (2). And for the second proposal design showed better performance than the average performance of the two turbo decoders that use the (Log-MAP) algorithm in both convolutional decoders and the (Max-Log-MAP) algorithm in both convolutional decoders, when the size of interleavers were (324,784 and 5476 bit) and for all iterations number. And the results showed that the (BER) gain increased when the transmitted energy (E_b/N_o) was decreases, for the two proposal designs (design3 and design4) proportioned to the design 1 and 2 that uses the (Log-MAP) algorithm in both convolutional decoders and the (Max-Log-Map) algorithm in both convolutional decoders.

Abstract

One of the most important requirements of communication systems is that the information is properly delivered to the recipient (reliability). One of the best techniques for increasing reliability is Forward error correction (FEC). Turbo coding is an important type in forward error correction and the most widely used in communication technology. The (Log-MAP) algorithm and the (Max-Log-MAP) algorithm are among the algorithms used in the soft convolutional decoder which are used in turbo decoder design.

As for the synthesis of architectural designs, attention has recently been directed towards the use of high-level installation tools (HLS) in the synthesis of architectural designs. Vivado HLS is one of those tools that convert algorithms written using a high-level language such as (C) and (C ++) into Registry Transfer Level (RTL) free of errors directly and without the intervention of designers. In addition to the improvements provided by the tool, such as pipelines, parallelism, dividing matrices, and other improvements that help to obtain an optimum design.

In this work two design are proposed for turbo decoder where in the first design, the (log-MAP) algorithm was placed in the first convolutional decoder and the (Max-Log-MAP) algorithm placed in the second convolutional decoder. As for the second design, the (Max-Log-MAP) algorithm was placed in the first convolutional decoder and the (Log-MAP) algorithm placed in the second convolutional decoder which they differ from previous designs that used the (Log-MAP) algorithm in both

University of Mosul
College of Engineering
Computer Engineering Department

Architectural Design of Forward Error Correction (FEC) Using High Level Synthesis (HLS) Tool (Vivado HLS)

A Thesis Submitted
By

Amer Talal Ali

To
The Council of the College of Engineering
University of Mosul
As a Partial Fulfillment of the Requirements
For the Degree of Master of Science
In
Computer Engineering

Supervised By

Dr. Dhafir Abdul Fatah Abdul Qader

2020 A.D. **1442 A.H.**